

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-346418
(43)Date of publication of application : 02.12.1992

(51)Int.Cl.

H01L 21/20
H01L 21/02
H01L 27/12

(21)Application number : 03-148164

(71)Applicant : CANON INC

(22)Date of filing : 24.05.1991

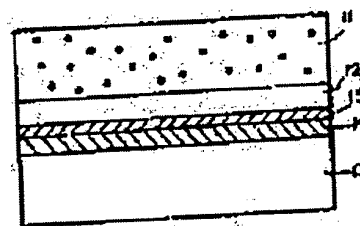
(72)Inventor : SAKAGUCHI KIYOBUMI
YONEHARA TAKAO

(54) MANUFACTURE OF SEMICONDUCTOR SUBSTRATE

(57)Abstract:

PURPOSE: To obtain the method which is excellent in respect of productivity, uniformity, controllability and economical efficiency for the formation of a single crystal wafer and an excellent Si crystal layer on a silicon substrate having an insulator on the surface.

CONSTITUTION: A process in which an amorphous silicon single crystal layer 12 is formed on a porous silicon region 11, a process in which an oxide layer 15 is formed on the surface of the amorphous silicon single crystal layer, and another process, in which the porous silicon region 11 is removed by conducting a non-electrolytic wet chemical etching by dipping in fluoric acid after joining the surface of the above-mentioned oxide film to the surface of the other silicon substrate 13 having an insulator 14, are provided in the title manufacturing method.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平4-346418

(43) 公開日 平成4年(1992)12月2日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/20		9171-4M		
21/02	B	8518-4M		
27/12	B	8728-4M		

審査請求 未請求 請求項の数12(全 10 頁)

(21) 出願番号 特願平3-148164

(22) 出願日 平成3年(1991)5月24日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 坂口 清文

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 米原 隆夫

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

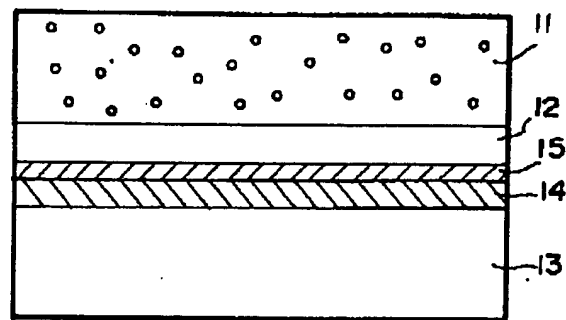
(74) 代理人 弁理士 山下 稔平

(54) 【発明の名称】 半導体基材の作製方法

(57) 【要約】

【目的】 表面に絶縁物を有するシリコン基体上に結晶性が単結晶ウエハー並に優れたSi結晶層を得るうえで、生産性、均一性、制御性、経済性の面において卓越した方法を提供する。

【構成】 多孔質シリコン領域11上に非多孔質シリコン単結晶層12を形成する工程と、該非多孔質シリコン単結晶層の表面に酸化層15を形成する工程と、この酸化層15表面を、表面に絶縁物14を有するもう一方のシリコン基体13に貼り合わせてのち、弗酸に浸すことにより多孔質シリコン領域11を無電解湿式化学エッチングにより除去する工程と、を有する。



【特許請求の範囲】

【請求項1】 シリコン基体を多孔質化する工程と、該多孔質化したシリコン基体上に非多孔質シリコン単結晶層を形成する工程と、該非多孔質シリコン単結晶層の表面に酸化層を形成する工程と、該非多孔質シリコン単結晶層上の酸化層表面を、表面に絶縁物を有するもう一方のシリコン基体に貼り合わせてのち、弗酸に浸すことによって該多孔質化したシリコン基体を無電解湿式化学エッチングにより除去する工程と、を有する半導体基材の作製方法。

【請求項2】 前記多孔質化したシリコン基体上に形成された前記非多孔質シリコン単結晶層の厚さが100ミクロン以下である請求項1に記載の半導体基材の作製方法。

【請求項3】 前記非多孔質シリコン単結晶層は、エピタキシャル成長により形成される請求項1に記載の半導体基材の作製方法。

【請求項4】 前記非多孔質シリコン単結晶層は分子線エピタキシャル法、プラズマCVD法、熱CVD法、光CVD法、液相成長法、パルス・スパッター法から選ばれる方法によって形成される請求項1に記載の半導体基材の作製方法。

【請求項5】 前記多孔質化する工程は陽極化成である請求項1に記載の半導体基材の作製方法。

【請求項6】 前記陽極化成はHF溶液中で行われる請求項5に記載の半導体基材の作製方法。

【請求項7】 一方の面側をN型にしたシリコン基体の他方の面側を多孔質化する工程と、N型の非多孔質シリコン単結晶表面に酸化層を形成する工程と、該酸化層表面を、表面に絶縁物を有するもう一方のシリコン基体に貼り合わせてのち、弗酸に浸すことによって多孔質化したシリコン領域を無電解湿式化学エッチングにより除去する工程と、を有する半導体基材の作製方法。

【請求項8】 前記他方の面側がP型にされている請求項7に記載の半導体基材の作製方法。

【請求項9】 前記N型とされた領域の厚さが100ミクロン以下である請求項7に記載の半導体基材の作製方法。

【請求項10】 前記多孔質化する工程は陽極化成である請求項7に記載の半導体基材の作製方法。

【請求項11】 前記N型のシリコン領域はプロトン照射またはエピタキシャル成長により形成されている請求項7に記載の半導体基材の作製方法。

【請求項12】 前記陽極化成はHF溶液中で行われる請求項10に記載の半導体基材の作製方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体基材の作製方法に関し、特に、誘電体分離あるいは、絶縁物上の単結晶半導体層に作成された電子デバイス、集積回路に適する

半導体基材の作製方法に好適に用いられるものである。

【0002】

【従来の技術】 絶縁物上の単結晶Si半導体層の形成は、シリコン オン インシュレーター (SOI) 技術として広く知られ、通常のSi集積回路を作製するバルクSi基板では到達しえない数々の優位点をSOI技術を利用したデバイスが有することから多くの研究が成されてきた。すなわち、SOI技術を利用することで、

①. 誘電体分離が容易で高集積化が可能、

②. 対放射線耐性に優れている、

③. 浮遊容量が低減され高速化が可能、

④. ウエル工程が省略できる、

⑤. ラッチアップを防止できる、

⑥. 薄膜化による完全空乏型電界効果トランジスタが可能、等の優位点が得られる。

【0003】 上記したようなデバイス特性上の多くの利点を実現するために、ここ数十年に渡り、SOI構造の形成方法について研究されてきている。この内容は、例えば、Special Issue: "Single-crystal silicon on non-single-crystal insulators"; edited by G.W.Cullen, Journal of Crystal Growth, volume 63, no 3, pp 429~590 (1983). にまとめられている。

【0004】 また、古くは、単結晶サファイア基板上に、SiをCVD (化学気相法) で、ヘテロエピタキシーさせて形成するSOS (シリコン オン サファイア) が知られており、最も成熟したSOI技術として一応の成功を収めはしたが、Si層と下地サファイア基板界面の格子不整合により大量の結晶欠陥、サファイア基板からのアルミニウムのSi層への混入、そして何よりも基板の高価格と大面積化への遅れにより、その応用の広がりが妨げられている。比較的近年には、サファイア基板を使用せずにSOI構造を実現しようという試みが行なわれている。この試みは、次の二つに大別される。(1) Si単結晶基板を表面酸化後に、窓を開けてSi基板を部分的に表出させ、その部分をシードとして横方向へエピタキシャル成長させ、SiO₂上へSi単結晶層を形成する (この場合には、SiO₂上にSi層の堆積をとまなう。)。 (2) Si単結晶基板そのものを活性層として使用し、その下部にSiO₂を形成する (この方法は、Si層の堆積をとまなわない。))。

【0005】

【発明が解決しようとしている課題】 上記 (1) を実現する手段として、CVD法により、直接、単結晶層Siを横方向エピタキシャル成長させる方法、非晶質Siを堆積して、熱処理により固相横方向エピタキシャル成長させる方法、非晶質あるいは、多結晶Si層に電子線、レーザー光等のエネルギービームを収束して照射し、熔融再結晶により単結晶層をSiO₂上に成長させる方法、そして、棒状ヒーターにより棒状に熔融領域を走査する方法 (Zone melting recrystallization) が知られ

3

ている。これらの方法にはそれぞれ一長一短があるが、その制御性、生産性、均一性、品質に多大の問題を残しており、いまだに、工業的に実用化したものはない。たとえば、CVD法は平坦薄膜化するには、犠牲酸化が必要となり、固相成長法ではその結晶性が悪い。また、ビームアニール法では、収束ビーム走査による処理時間と、ビームの重なり具合、焦点調整などの制御性に問題がある。このうち、Zone Melting Recrystallization法がもっとも成熟しており、比較的大規模な集積回路も試作されているが依然として、亜粒界等の結晶欠陥は、多数残留しており、少数キャリアデバイスを作成するにいたってない。

【0006】上記(2)の方法であるSi基板をエピタキシャル成長の種子として用いない方法に於ては、次の3種類の方法が挙げられる。

【0007】①、V型の溝が表面に異方性エッチングされたSi単結晶基板に酸化膜を形成し、該酸化膜上に多結晶Si層をSi基板と同じ程度厚く堆積した後、Si基板の裏面から研磨によって、厚い多結晶Si層上にV溝に囲まれて誘電分離されたSi単結晶領域を形成する方法である。この方法に於ては、結晶性は、良好であるが、多結晶Siを数百ミクロンも厚く堆積する工程と、単結晶Si基板を裏面より研磨して分離したSi活性層のみを残す工程とを要するために、制御性及び生産性の点から問題がある。

【0008】②、サイモックス(SIMOX: Separation by ion implanted oxygen)と称されるSi単結晶基板中に酸素のイオン注入によりSiO₂層を形成する方法であり、Siプロセスと整合性が良いため現在もっとも成熟した方法である。しかしながら、SiO₂層形成をするためには、酸素イオンを 10^{18} ions/cm²以上も注入する必要があり、その注入時間は長大であり、生産性は高いとはいえず、また、ウエハコストは高い。更に、結晶欠陥は多く残存し、工業的に見て、少数キャリアデバイスを作製できる十分な品質に至っていない。

【0009】③、多孔質Siの酸化による誘電体分離によりSOI構造を形成する方法である。この方法は、P型Si単結晶基板表面にN型Si層をプロトンイオン注入(イマイ他、J. Crystal Growth, vol 63, 547(1983))、もしくは、エピタキシャル成長とパターニングによって島状に形成し、表面よりSi島を囲むようにHF溶液中の陽極化成法によりP型のSi基板のみを多孔質化したのち、増速酸化によりN型Si島を誘電体分離する方法である。本方法では、分離されているSi領域は、デバイス工程のまえに決定されており、デバイス設計の自由度を制限する場合があるという問題点がある。

【0010】本発明は、上記したような問題点及び上記したような要求に応える半導体基板を作製する半導体基

4

材の作製方法を提供することを目的とする。更に本発明は、従来のSOI構造の利点を実現し、応用可能な半導体基板の作製方法を提供することも目的とする。また、本発明は、SOI構造の大規模集積回路を作製する際にも、高価なSOSや、SIMOXの代替たり得る半導体基板の作製方法を提供することを目的とする。

10 【0011】

【課題を解決するための手段】本発明の半導体基板の作製方法は、シリコン基体を多孔質化する工程と、該多孔質化したシリコン基体上に非多孔質シリコン単結晶層を形成する工程と、該非多孔質シリコン単結晶層の表面に酸化層を形成する工程と、該非多孔質シリコン単結晶層上の酸化層表面を、表面に絶縁物を有するもう一方のシリコン基体に貼り合わせてのち、弗酸に浸すことによって該多孔質化したシリコン基体を無電解湿式化学エッチングにより除去する工程と、を有することを特徴とする。

20

【0012】また、本発明の半導体基板の作製方法は、一方の面側をN型にしたシリコン基体の他方の面側を多孔質化する工程と、N型の非多孔質シリコン単結晶表面に酸化層を形成する工程と、該酸化層表面を、表面に絶縁物を有するもう一方のシリコン基体に貼り合わせてのち、弗酸に浸すことによって多孔質化したシリコン領域を無電解湿式化学エッチングにより除去する工程と、を有することを特徴とする。

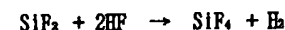
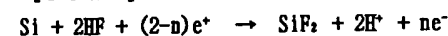
30

【0013】ここで、絶縁物を有するもう一方のシリコン基体は、トランジスタ等の電子回路素子、Al等の電極配線が形成されたものも含めるものとする。

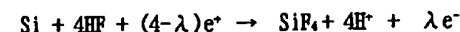
【0014】以下、本発明について実施態様例に基づいて説明するが、まず、本発明の理解を容易化するために、多孔質Si及びそのエッチングについての従来技術について説明する。

【0015】本発明において用いる多孔質Siは、Uhliř等によって1956年に半導体の電解研磨の研究過程に於て発見された(A. Uhliř, Bell Syst. Tech. J., vol 35, p. 333(1956))。また、ウナガミ等は、陽極化成におけるSiの溶解反応を研究し、HF溶液中のSiの陽極反応には正孔が必要であり、その反応は、次のようであると報告している(T. ウナガミ: J. Electrochem. Soc., vol. 127, p. 476 (1980))。

【0016】



又は、



5

ここで、 e^+ 及び、 e^- はそれぞれ、正孔と電子を表している。また、 n 及び λ は夫々シリコン1原子が溶解するために必要な正孔の数であり、 $n > 2$ 又は、 $\lambda > 4$ なる条件が満たされた場合に多孔質シリコンが形成されるとしている。

【0017】以上のことから、正孔の存在するP型シリコンは、多孔質化されるが、N型シリコンは多孔質化されない。この多孔質化に於ける選択性は、長野ら及びイマイによって実証されている(長野、中島、安野、大中、梶原; 電子通信学会技術研究報告, vol 79, SSD 79-9549(1979)、(K.イマイ; Solid-State Electronics vol 24, 159 (1981))。

【0018】しかし、高濃度N型Siであれば多孔質化されるという報告もあり(R. P. Holmstrom and J. Y. Chi. Appl. Phys. Lett. Vol. 42, 386(1983))、P型、N型の別にこだわらず、多孔質化を実現できる基板を選ぶことが重要である。

【0019】また、多孔質層はその内部に大量の空隙が形成されているために、密度が半分以下に減少する。その結果、体積に比べて表面積が飛躍的に増大するため、その化学エッチング速度は、通常の単結晶層のエッチング速度に比べて、著しく増速される。

【0020】次に、上記多孔質Siの化学エッチングによる除去について論じる。一般に、

$$P = (2.33 - A) / 2.33 \quad (1)$$

をPorosityといい、陽極化成時に、この値を30~55%に調節することによって、酸化多孔質Siを単結晶Siの酸化膜と同程度の質にすることができる。Porosityは、 $P = (m_1 - m_2) / (m_1 - m_3)$ (2)

$$P = (m_1 - m_2) / \rho A t \quad (3)$$

m_1 : 陽極化成前の全重量

m_2 : 陽極化成後の全重量

m_3 : 多孔質Siを除去した後の全重量

ρ : 単結晶Siの密度

A : 多孔質化した面積

t : 多孔質Siの厚さ

で表されるが、多孔質化する領域の面積を正確に算出できない場合も多々ある。この場合は、式(2)が有効であるが、 m_3 を測定するためには、多孔質Siをエッチングしなければならない。

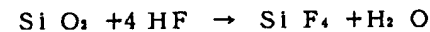
【0021】また、上記した多孔質Si上のエピタキシャル成長において、多孔質Siはその構造的性質のため、ヘテロエピタキシャル成長の際に発生する歪みを緩和して、欠陥の発生を抑制することが可能である。しかしながら、この場合も、多孔質SiのPorosityが非常に重要なパラメータとなることは明らかである。したがって、上記のPorosityの測定は、この場合も必要不可欠である。

【0022】多孔質Siをエッチングする方法として

6

は、①. NaOH水溶液で多孔質Siをエッチングする(G. Bonchil, R. Herino, K. Barla, and J. C. Pfister, J. Electrochem. Soc., vol. 130, no. 7, 1611(1983))。②. 単結晶Siをエッチングすることが可能なエッチング液で多孔質Siをエッチングする。が知られている。

【0023】上記②の方法は、通常、フッ硝酸系のエッチング液が用いられるが、このときのSiのエッチング過程は、 $Si + 2O \rightarrow SiO_2$



に示される様に、Siが硝酸で酸化され、 SiO_2 に変質し、その SiO_2 をフッ酸でエッチングすることによりSiのエッチングが進む。

【0024】しかしながら、上記②の方法のようなエッチングの場合、多孔質Siをエッチングすることはできるが、結晶Siもエッチングされてしまう。

【0025】同様に結晶Siをエッチングする方法としては、上記フッ硝酸系エッチング液の他に、エチレンジアミン系

KOH系

ヒドラジン系

などがある。

【0026】これらのことから、多孔質Siの選択エッチングを行うためには、上記Siエッチング液以外で多孔質Siをエッチングすることのできるエッチング液を選ぶ必要がある。

【0027】従来行われている多孔質Siの選択エッチングは、上記①の方法となるNaOH水溶液をエッチング液としたエッチングのみである。

【0028】しかしながら、従来行われているNaOH水溶液を用いた多孔質Siの選択エッチング方法では、Naイオンがエッチング表面に吸着することは避けられない。このNaイオンは、不純物汚染の主たる原因となり、界面準位を形成するなどの悪影響を与えるのみで、半導体プロセスにおいて導入されてはならない物質である。

【0029】本発明は、以上説明した多孔質Si及びそのエッチングについての従来技術に鑑みなされたものである。

【0030】ここで、前述した多孔質Si層には、透過電子顕微鏡による観察によれば、平均約600オングストローム程度の径の孔が形成されており、その密度は単結晶Siに比べると、半分以下になるにもかかわらず、単結晶性は維持されており、多孔質層の上部へ単結晶Si層をエピタキシャル成長させることも可能である。ただし、1000℃以上では、内部の孔の再配列が起こり、増速エッチングの特性が損なわれる。このため、Si層のエピタキシャル成長には、分子線エピタキシャル成長法、プラズマCVD法、熱CVD法、光CVD法、バイアス・スパッター法、液相成長法等の低温成長が好適とされる。

【0031】また、正孔の存在するP型シリコンは、多孔質化されやすく、選択的にP型シリコンを多孔質化することができる。なお高濃度N型Siであれば多孔質化することも可能であるとの報告もあり、P型、N型の別にこだわらず、多孔質化を実現できる基板を選ぶことが重要である。

【0032】さらに多孔質はその内部に大量の空隙が形成されているために、体積に比べて表面積が飛躍的に増大するため、その化学エッチング速度は、通常の単結晶層のエッチング速度に比べて、著しく増速される。

【0033】本発明は、このような多孔質シリコン層の性質を利用するとともに、この多孔質シリコンを単結晶シリコンに対して選択的にエッチング可能なエッチング液を用いた半導体基材の作製方法を提供するものである。本発明において用いられるエッチング液は、弗酸であり、かかる弗酸は汚染がきわめて少なく半導体プロセス上悪影響をおよぼすことなく、非多孔質シリコンをエッチングせずに、効率よく、均一に、多孔質シリコンを選択的に化学エッチングすることができる。なお、弗酸を用いた無電解湿式化学エッチングについての説明の詳細については後述する。

【0034】本発明の特徴とするところは、シリコン基体を多孔質化し、この多孔質化した基体上に結晶性の優れた非多孔質シリコン単結晶層を形成するか、或は一方の面側をN型にしたシリコン基体の他方の面側を多孔質化することで、多孔質シリコン領域上に結晶性の優れた非多孔質シリコン単結晶層を形成し、この非多孔質シリコン単結晶層に酸化層を形成して、表面に絶縁物が形成されたシリコン基体の該絶縁表面に貼り合せて、絶縁面上に結晶性の優れた非多孔質シリコン単結晶層を形成し、該多孔質化により通常の単結晶層に比べて著しくエッチング速度が増速された多孔質シリコン基体（又は多孔質化シリコン領域）を非多孔質シリコン単結晶層を残して、弗酸を用いて除去することにある。

【0035】本発明においては、経済性に優れて、大面積に渡り均一平坦で、欠陥の著しく少ない極めて優れた結晶性を有するシリコン単結晶を、絶縁物が形成されたシリコン基体の絶縁面上に形成することができる。

【0036】以下、本発明の実施態様例について説明する。

（実施態様例1）なお、ここでは、Si基板の全てを多孔質化した後に単結晶層をエピタキシャル成長させた場合について説明する。

【0037】図1～図3は本発明の半導体基材の作製方法の第1の実施態様例を説明するための工程図である。

【0038】図1に示すように、まず、Si単結晶基板を用意して、その全部を多孔質化する（11）。種々の成長法により、エピタキシャル成長を多孔質化した基板表面に行い、薄膜単結晶層12を形成する。Si基板は、HF溶液を用いた陽極化成法によって、多孔質化さ

せる。この多孔質Si層は、単結晶Siの密度 2.33 g/cm^3 に比べて、その密度をHF溶液濃度を $50 \sim 20\%$ に変化させることで密度 $1.1 \sim 0.6 \text{ g/cm}^3$ の範囲に変化させることができる。この多孔質Si層は、透過電子顕微鏡による観察によれば、平均約 600 \AA 程度の径の孔が形成される。

【0039】次に図2に示すように、もう一つのSi基板13を用意して、その表面に絶縁物14を形成した後、多孔質Si基板13上の単結晶Si層上に形成した酸化層15表面に、該絶縁物14を表面に持つSi基板を貼りつける。絶縁物14は、Siの絶縁層はもちろんのこと、堆積されたシリコン酸化物、窒化物、酸化窒化物、酸化タンタル等が適用される。この貼り付け工程は、洗浄した表面同志を密着させ、その後酸素雰囲気あるいは、窒素雰囲気中で加熱する。また、酸化層15は、最終的な活性層である単結晶層12の界面準位を低減させるために形成する。次に図3に示すように、多孔質Si基板11を全部、弗酸に浸し攪はんすることによって、多孔質Siのみを無電解湿式化学エッチングして絶縁物上に薄膜化した単結晶シリコン層を残存させ形成する。図3は本発明で得られる半導体基板が示される。絶縁物14、酸化層15を介した絶縁物基板13上に結晶性がシリコンウエハーと同等な単結晶Si層12が平坦に、しかも均一に薄膜化されて、ウエハー全域に、大面積に形成される。

【0040】こうして得られた半導体基板は、絶縁分離された電子素子作製という点から見ても好適に使用することができる。

【0041】弗酸による、多孔質Siのみを無電解湿式エッチングする選択エッチング法について、以下に述べる。

【0042】図4に、多孔質Siと単結晶Siを 49% 弗酸に攪はんしながら浸潤したときのエッチングされた多孔質Siと単結晶Siの厚みのエッチング時間依存性を示す。多孔質Siは単結晶Siを陽極化成によって作成し、その条件を以下に示す。陽極化成によって形成する多孔質Siの出発材料は、単結晶Siに限定されるものではなく、他の結晶構造のSiでも可能である。

【0043】印加電圧： 2.6 (V)

電流密度： $30 \text{ (mA} \cdot \text{cm}^{-2})$

陽極化成溶液： $\text{HF:H}_2\text{O:C}_6\text{H}_5\text{OH}=1:1:1$

時間： 2.4 (時間)

多孔質Siの厚み： $300 \text{ (}\mu\text{m)}$

Porosity： 56 (\%)

上記条件により作成した多孔質Siを室温において 49% 弗酸（白丸）に攪はんしながら浸潤した。のちに、該多孔質Siの厚みの減少を測定した。多孔質Siは急速にエッチングされ、 40 分ほどで $90 \mu\text{m}$ 、更に、 80 分経過させると $205 \mu\text{m}$ も、高度の表面性を有して、均一にエッチングされる。エッチング速度は溶液濃度及

び、温度に依存する。

【0044】また、500 μ m厚の非多孔質Siを室温において49%弗酸（黒丸）に攪はんしながら浸潤した。のちに、該非多孔質Siの厚みの減少を測定した。非多孔質Siは、120分経過した後にも、50オングストローム以下しかエッチングされなかった。

【0045】エッチング後の多孔質Siと非多孔質Siを水洗し、その表面を二次イオンにより微量分析したところ何等不純物は検出されなかった。

【0046】溶液濃度および温度の条件は、本願では、一例として、49%弗酸、室温の場合について取り上げたが、本発明はかかる条件に限定されるものではなく、多孔質Siのエッチング速度および多孔質Siと非多孔質Siとのエッチングの選択比が製造工程等で実用上差し支えない範囲で設定される。好ましくは、弗酸濃度は5%~95%、温度は通常用いられる温度で行われる。

【0047】（実施態様例2）以下、本発明の半導体基材の作製方法の第2の実施態様例を図面を参照しながら詳述する。

【0048】図5~図8は本発明の半導体基材の作製方法の第2の実施態様例を説明するための工程図で、夫々各工程に於ける模式的切断面図として示されている。

【0049】先ず図5に示される様に種々の薄膜成長法によるエピタキシャル成長によりP型Si単結晶基板31上に低不純物濃度層32を形成する。或は、P型Si単結晶基板31の表面をプロトンイオン注入してN型単結晶層32を形成する。

【0050】次に、図6に示される様にP型Si単結晶基板31を裏面よりHF溶液を用いた陽極化成法によって、多孔質Si基板33に変質させる。この多孔質Si層は、単結晶Siの密度2.33g/cm³に比べて、その密度をHF溶液濃度を50~20%に変化させることで密度1.1~0.6g/cm³の範囲に変化させることができる。この多孔質層は、既に述べたように、P型基板に形成される。

【0051】図7に示すように、もう一つのSi基板34を用意して、その表面に絶縁物35を形成した後、多孔質Si基板33上の単結晶Si層上に形成した酸化層36の表面に、該絶縁物35を持つSi基板34を貼りつける。その後、多孔質シリコン基板を全部、弗酸に浸し、攪はんすることによって、多孔質Siのみを無電解湿式化学エッチングして絶縁物上に薄膜化した単結晶シリコン層を残存させ形成する。

【0052】図8には本発明で得られる半導体基板が示される。酸化層36、絶縁物35を介した絶縁物基板34上に結晶性がシリコンウエハーと同等な単結晶Si層32が平坦に、しかも均一に薄膜化されて、ウエハー全域に、大面積に形成される。こうして得られた半導体基板は、絶縁分離された電子素子作製という点から見ても好適に使用することができる。

【0053】陽極化成の条件、無電解湿式化学エッチングにおける溶液濃度および温度の条件等は、実施態様例1で示した条件と同様である。

【0054】以上は、多孔質化を行う前にN型層を形成し、その後、陽極化成により選択的に、P型基板のみを多孔質化する方法である。

【0055】

【実施例】以下、具体的な実施例によって本発明を説明する。

10 (実施例1) 200ミクロンの厚みを持ったP型(100)単結晶Si基板をHF溶液中において陽極化成を行った。

【0056】陽極化成条件は以下のとおりであった。

【0057】印加電圧: 2.6 (V)

電流密度: 30 (mA \cdot cm⁻²)

陽極化成溶液: HF:H₂O:C₆H₅OH=1:1:1

時間: 1.6 (時間)

多孔質Siの厚み: 200 (μ m)

Porosity: 56 (%)

20 該P型(100)多孔質Si基板上にMBE(分子線エピタキシー:Molecular Beam Epitaxy)法により、Siエピタキシャル層を0.5ミクロン低温成長させた。堆積条件は、以下のとおりである。

【0058】温度: 700 $^{\circ}$ C

圧力: 1×10^{-9} Torr

成長速度: 0.1 nm/sec

次に、このエピタキシャル層の表面に1000オングストロームの酸化層を形成し、その酸化表面に、表面に5000オングストロームの酸化層を形成したもう一方のSi基板を重ねあわせ、酸素雰囲気中で800 $^{\circ}$ C、0.5時間過熱することにより、両者のSi基板は、強固に接合された。

30 【0059】その後、該張り合わせた基板を49%弗酸で攪はんしながら選択エッチングする。78分後には、単結晶Si層だけがエッチングされずに残り、単結晶Siをエッチ・ストップの材料として、多孔質Si基板は選択エッチングされ、完全に除去された。

【0060】非多孔質Si単結晶の該エッチング液にたいするエッチング速度は、極めて低く78分後でも50オングストローム以下程度であり、多孔質層のエッチング速度との選択比は十の五乗以上にも達し、非多孔質層におけるエッチング量(数十オングストローム)は実用上無視できる膜厚減少である。すなわち、200ミクロンの厚みをもった多孔質化されたSi基板は、除去され、SiO₂上に0.5 μ mの厚みを持った単結晶Si層が形成できた。透過電子顕微鏡による断面観察の結果、Si層には新たな結晶欠陥は導入されておらず、良好な結晶性が維持されていることが確認された。

40 (実施例2) 200ミクロンの厚みを持ったP型(100)単結晶Si基板をHF溶液中において陽極化成を行った。

11

【0061】陽極化成条件は以下のとおりであった。

【0062】印加電圧： 2.6 (V)

電流密度： 30 ($\text{mA} \cdot \text{cm}^{-2}$)

陽極化成溶液：BF:EtO:CaEtOH=1:1:1

時間： 1.6 (時間)

多孔質Siの厚み： 200 (μm)

Porosity: 56 (%)

該P型(100)多孔質Si基板上にプラズマCVD法により、Siエピタキシャル層を0.5ミクロン低温成長させた。堆積条件は、以下のとおりである。

【0063】ガス： SiH₄

高周波電力： 100 W

温度： 800 °C

圧力： 1×10^{-2} Torr

成長速度： 2.5 nm/sec

次に、このエピタキシャル層の表面に1000オングストロームの酸化層を形成し、その酸化表面に、表面に5000オングストロームの酸化層を形成したもう一方のSi基板を重ねあわせ、酸素雰囲気中で800 °C、0.5時間過熱することにより、両者のSi基板は、強固に接合された。

【0064】その後、該張り合わせた基板を49%弗酸で攪はんしながら選択エッチングする。78分後には、単結晶Si層だけがエッチングされずに残り、単結晶Siをエッチ・ストップの材料として、多孔質Si基板は選択エッチングされ、完全に除去された。非多孔質Si単結晶の該エッチング液にたいするエッチング速度は、極めて低く78分後でも50オングストローム以下程度であり、多孔質層のエッチング速度との選択比は十の五乗以上にも達し、非多孔質層におけるエッチング量(数十オングストローム)は実用上無視できる膜厚減少である。すなわち、200ミクロンの厚みをもった多孔質化されたSi基板は、除去され、SiO₂上に0.5 μm の厚みを持った単結晶Si層が形成できた。

(実施例3) 200ミクロンの厚みを持ったP型(100)単結晶Si基板をHF溶液中において陽極化成を行った。

【0065】陽極化成条件は以下のとおりであった。

【0066】印加電圧： 2.6 (V)

電流密度： 30 ($\text{mA} \cdot \text{cm}^{-2}$)

陽極化成溶液：BF:EtO:CaEtOH=1:1:1

時間： 1.6 (時間)

多孔質Siの厚み： 200 (μm)

Porosity: 56 (%)

該P型(100)多孔質Si基板上にバイアス・スパッター法により、Siエピタキシャル層を0.5ミクロン低温成長させた。堆積条件は、以下のとおりである。

RF周波数： 100 MHz

高周波電力： 600 W

温度： 300 °C

Ar ガス圧力： 8×10^{-3} Torr

12

成長時間： 60 分

ターゲット

直流バイアス： -200 V

基板直流バイアス： +5 V

次に、このエピタキシャル層の表面に1000オングストロームの酸化層を形成し、その酸化表面に、表面に5000オングストロームの酸化層を形成したもう一方のSi基板を重ねあわせ、酸素雰囲気中で800 °C、0.5時間過熱することにより、両者のSi基板は、強固に接合された。

10 【0067】その後、該張り合わせた基板を49%弗酸で攪はんしながら選択エッチングする。78分後には、単結晶Si層だけがエッチングされずに残り、単結晶Siをエッチ・ストップの材料として、多孔質Si基板は選択エッチングされ、完全に除去された。非多孔質Si単結晶の該エッチング液にたいするエッチング速度は、極めて低く78分後でも50オングストローム以下程度であり、多孔質層のエッチング速度との選択比は十の五乗以上にも達し、非多孔質層におけるエッチング量(数十オングストローム)は実用上無視できる膜厚減少である。すなわち、200ミクロンの厚みをもった多孔質化されたSi基板は、除去され、SiO₂上に0.5 μm の厚みを持った単結晶Si層が形成できた。

(実施例4) 200ミクロンの厚みを持ったN型(100)単結晶Si基板をHF溶液中において陽極化成を行った。

【0068】陽極化成条件は以下のとおりであった。

【0069】印加電圧： 2.6 (V)

電流密度： 30 ($\text{mA} \cdot \text{cm}^{-2}$)

陽極化成溶液：BF:EtO:CaEtOH=1:1:1

30 時間： 1.6 (時間)

多孔質Siの厚み： 200 (μm)

Porosity: 56 (%)

該N型(100)多孔質Si基板上に液相成長法により、Siエピタキシャル層を5ミクロン低温成長させた。成長条件は、以下のとおりである。

【0070】溶媒： Sn

成長温度： 900 °C

成長雰囲気： Et

成長時間： 50 分

40 次に、このエピタキシャル層の表面に1000オングストロームの酸化層を形成し、その酸化表面に、表面に5000オングストロームの酸化層を形成したもう一方のSi基板を重ねあわせ、酸素雰囲気中で800 °C、0.5時間過熱することにより、両者のSi基板は、強固に接合された。

【0071】その後、該張り合わせた基板を49%弗酸で攪はんしながら選択エッチングする。78分後には、単結晶Si層だけがエッチングされずに残り、単結晶Siをエッチ・ストップの材料として、多孔質Si基板は選択エッチングされ、完全に除去された。

50 【0072】非多孔質Si単結晶の該エッチング液にた

13

いするエッチング速度は、極めて低く78分後でも50
 オンストローム以下程度であり、多孔質層のエッチ
 ング速度との選択比は十の五乗以上にも達し、非多孔質層
 におけるエッチング量(数十オンストローム)は実用
 上無視できる膜厚減少である。すなわち、200ミクロ
 ンの厚みをもった多孔質化されたSi基板は、除去さ
 れ、SiO₂上に5μmの厚みを持った単結晶Si層が
 形成できた。

(実施例5) 200ミクロンの厚みを持ったP型(100)
 単結晶Si基板をHF溶液中において陽極化成を行っ
 た。

【0073】陽極化成条件は以下のとおりであった。

【0074】印加電圧: 2.6 (V)

電流密度: 30 (mA・cm⁻²)

陽極化成溶液: HF:H₂O:C₂H₅OH=1:1:1

時間: 1.6 (時間)

多孔質Siの厚み: 200 (μm)

Porosity: 56 (%)

該P型(100)多孔質Si基板上に減圧CVD法により、
 Siエピタキシャル層を1.0ミクロン成長させた。堆積
 条件は、以下のとおりである。

【0075】ソースガス: SiH₄

キャリアーガス: H₂

温度: 850 °C

圧力: 1×10⁻³ Torr

成長速度: 3.3 nm/sec

次に、このエピタキシャル層の表面に1000オンストロ
 ームの酸化層を形成し、その酸化表面に、表面に5000オ
 ンストロームの酸化層を形成したもう一方のSi基板
 を重ねあわせ、酸素雰囲気中で800 °C、0.5時間過熱す
 ることにより、両者のSi基板は、強固に接合された。

【0076】その後、該張り合わせた基板を49%弗酸
 で攪はんしながら選択エッチングする。78分後には、
 単結晶Si層だけがエッチングされずに残り、単結晶Si
 をエッチ・ストップの材料として、多孔質Si基板は
 選択エッチングされ、完全に除去された。

【0077】非多孔質Si単結晶の該エッチング液にた
 いするエッチング速度は、極めて低く78分後でも50
 オンストローム以下程度であり、多孔質層のエッチ
 ング速度との選択比は十の五乗以上にも達し、非多孔質層
 におけるエッチング量(数十オンストローム)は実用
 上無視できる膜厚減少である。すなわち、200ミクロ
 ンの厚みをもった多孔質化されたSi基板は、除去さ
 れ、SiO₂上に1.0μmの厚みを持った単結晶Si層
 が形成できた。ソースガスとして、SiH₄Cl₂をもちいた
 場合には、成長温度を数十度上昇させる必要があるが、
 多孔質基板に特有な増速エッチング特性は、維持され
 た。

(実施例6) 200ミクロンの厚みを持ったP型(100)
 Si基板上に減圧CVD法により、Siエピタキシャル

14

層を1ミクロン成長させた。堆積条件は、以下のとおり
 である。

【0078】反応ガス流量: SiH₄Cl₂: 1000SCCM

H₂: 230 l/min.

温度: 1080 °C

圧力: 80 Torr

時間: 2 min.

この基板を50%のHF溶液中において陽極化成を行っ
 た。この時の電流密度は、100 mA/cm²であった。

又、この時の多孔質化速度は、8.4 μm/min.であり
 200ミクロンの厚みを持ったP型(100)Si基板全体
 は、24分で多孔質化された。前述したようにこの陽極
 化成では、P型(100)Si基板のみが多孔質化され、Si
 エピタキシャル層には変化がなかった。

【0079】次に、このエピタキシャル層の表面に1000
 オンストロームの酸化層を形成し、その酸化表面に、
 表面に5000オンストロームの酸化層を形成したもう一
 方のSi基板を重ねあわせ、酸素雰囲気中で800 °C、0.
 5時間過熱することにより、両者のSi基板は、強固に
 接合された。

【0080】その後、該張り合わせた基板を49%弗酸
 で攪はんしながら選択エッチングする。78分後には、
 単結晶Si層だけがエッチングされずに残り、単結晶Si
 をエッチ・ストップの材料として、多孔質Si基板は
 選択エッチングされ、完全に除去された。

【0081】非多孔質Si単結晶の該エッチング液にた
 いするエッチング速度は、極めて低く78分後でも50
 オンストローム以下程度であり、多孔質層のエッチ
 ング速度との選択比は十の五乗以上にも達し、非多孔質層
 におけるエッチング量(数十オンストローム)は実用
 上無視できる膜厚減少である。すなわち、200ミクロ
 ンの厚みをもった多孔質化されたSi基板は、除去さ
 れ、SiO₂上に1.0 μmの厚みを持った単結晶Si層
 が形成できた。

【0082】透過電子顕微鏡による断面観察の結果、S
 i層には新たな結晶欠陥は導入されておらず、良好な結
 晶性が維持されていることが確認された。

(実施例7) 200ミクロンの厚みを持ったP型(100)
 Si基板上に常圧CVD法により、Siエピタキシャル
 層を5ミクロン成長させた。堆積条件は、以下のとおり
 である。

【0083】反応ガス流量: SiH₄Cl₂: 1000SCCM

H₂: 230 l/min.

温度: 1080 °C

圧力: 760 Torr

時間: 1 min.

上記Si基板をHF溶液中において陽極化成を行った。

【0084】陽極化成条件は以下のとおりであった。

【0085】印加電圧: 2.6 (V)

電流密度: 30 (mA・cm⁻²)

陽極化成溶液: HF:H₂O:C₂H₅OH=1:1:1

時間: 1.6 (時間)

多孔質Siの厚み: 200 (μm)

Porosity: 56 (%)

前述したようにこの陽極化成では、P型(100)Si基板のみが多孔質化されSiエピタキシャル層には変化がなかった。

【0086】次に、このエピタキシャル層の表面に1000オングストロームの酸化層を形成し、その酸化表面に、表面に5000オングストロームの酸化層を形成したもう一方のSi基板を重ねあわせ、酸素雰囲気中で800℃、0.5時間過熱することにより、両者のSi基板は、強固に接合された。

【0087】その後、該張り合わせた基板を49%弗酸で攪はんしながら選択エッチングする。78分後には、単結晶Si層だけがエッチングされずに残り、単結晶Siをエッチ・ストップの材料として、多孔質Si基板は選択エッチングされ、完全に除去された。

【0088】非多孔質Si単結晶の該エッチング液にたいするエッチング速度は、極めて低く78分後でも50オングストローム以下程度であり、多孔質層のエッチング速度との選択比は十の五乗以上にも達し、非多孔質層におけるエッチング量(数十オングストローム)は実用上無視できる膜厚減少である。すなわち、200ミクロンの厚みをもった多孔質化されたSi基板は、除去され、SiO₂上に5μmの厚みを持った単結晶Si層が形成できた。透過電子顕微鏡による断面観察の結果、Si層には新たな結晶欠陥は導入されておらず、良好な結晶性が維持されていることが確認された。

(実施例8) 200ミクロンの厚みを持ったP型(100)Si基板表面にプロトンのイオン注入によって、N型Si層を1ミクロン形成した。H⁺注入量は、5×10¹⁵(ions/cm²)であった。この基板を50%のHF溶液中において陽極化成を行った。この時の電流密度は、100mA/cm²であった。この時の多孔質化速度は、8.4μm/min.であり、200ミクロンの厚みを持ったP型(100)Si基板全体は、24分で多孔質化された。前述したようにこの陽極化成では、P型(100)Si基板のみが多孔質化されN型Si層には変化がなかった。

【0089】次に、このN型Si層の表面に1000オングストロームの酸化層を形成し、その酸化表面に、表面に5000オングストロームの酸化層を形成したもう一方のSi基板を重ねあわせ、酸素雰囲気中で800℃、0.5時間過熱することにより、両者のSi基板は、強固に接合された。

【0090】その後、該張り合わせた基板を49%弗酸で攪はんしながら選択エッチングする。78分後には、単結晶Si層だけがエッチングされずに残り、単結晶Siをエッチ・ストップの材料として、多孔質Si基板は選択エッチングされ、完全に除去された。

【0091】非多孔質Si単結晶の該エッチング液にたいするエッチング速度は、極めて低く78分後でも50オングストローム以下程度であり、多孔質層のエッチング速度との選択比は十の五乗以上にも達し、非多孔質層におけるエッチング量(数十オングストローム)は実用上無視できる膜厚減少である。すなわち、200ミクロンの厚みをもった多孔質化されたSi基板は、除去され、SiO₂上に1.0μmの厚みを持った単結晶Si層が形成できた。

【0092】透過電子顕微鏡による断面観察の結果、Si層には新たな結晶欠陥は導入されておらず、良好な結晶性が維持されていることが確認された。

【0093】

【発明の効果】以上詳述したように、本発明によれば、絶縁物基体上に結晶性が単結晶ウエハー並に優れたSi結晶層を得るうえで、生産性、均一性、制御性、経済性の面において卓越した方法を提供することができる。

【0094】更に本発明によれば、従来のSOIデバイスの利点を実現し、応用可能な半導体基材の作製方法を提案することができる。

【0095】また、本発明によれば、SOI構造の大規模集積回路を作製する際にも、高価なSOSや、SIMOXの代替足り得る半導体基材の作製方法を提案することができる。

【0096】本発明によれば、元々良質な単結晶Si基体を出発材料として、単結晶層を表面にのみに残して下部のSi基体を化学的に除去して絶縁物上に移設させるものであり、実施例にも詳細に記述したように、多数処理を短時間に行うことが可能となり、その生産性と経済性に多大の進歩がある。

【0097】本発明によれば、多孔質Siのエッチングにおいて、半導体プロセス上悪影響をおよぼさない湿式化学エッチング液を用いることができ、かつ、多孔質Siと非多孔質Siとのエッチングの選択比が5桁以上もあり、制御性、生産性に多大の進歩がある。

【図面の簡単な説明】

【図1】本発明の半導体基材の作製方法の第1の実施態様の工程を説明するための模式的断面図である。

【図2】本発明の半導体基材の作製方法の第1の実施態様の工程を説明するための模式的断面図である。

【図3】本発明の半導体基材の作製方法の第1の実施態様の工程を説明するための模式的断面図である。

【図4】多孔質と非多孔質Siのエッチング特性である。

【図5】本発明の半導体基材の作製方法の第2の実施態様の工程を説明するための模式的断面図である。

【図6】本発明の半導体基材の作製方法の第2の実施態様の工程を説明するための模式的断面図である。

【図7】本発明の半導体基材の作製方法の第2の実施態様の工程を説明するための模式的断面図である。

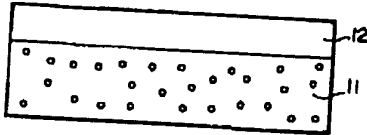
【図8】本発明の半導体基材の作製方法の第2の実施態様の工程を説明するための模式的断面図である。

【符号の説明】

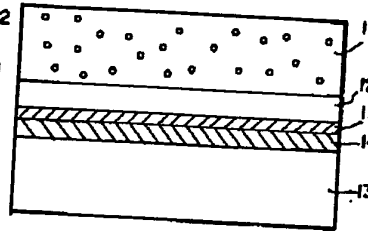
- 11 多孔質Si基板
- 12 エピタキシャルSi単結晶層
- 13 Si基板
- 14 表面絶縁物層

- 15 エピタキシャルSi単結晶層表面の絶縁層
- 31 P型Si単結晶基板
- 32 N型Si単結晶層
- 33 多孔質Si基板
- 34 Si基板
- 35 表面絶縁物層
- 36 エピタキシャルSi単結晶層表面の絶縁層

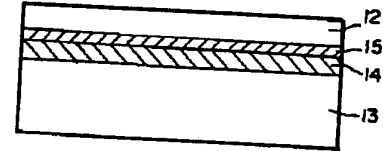
【図1】



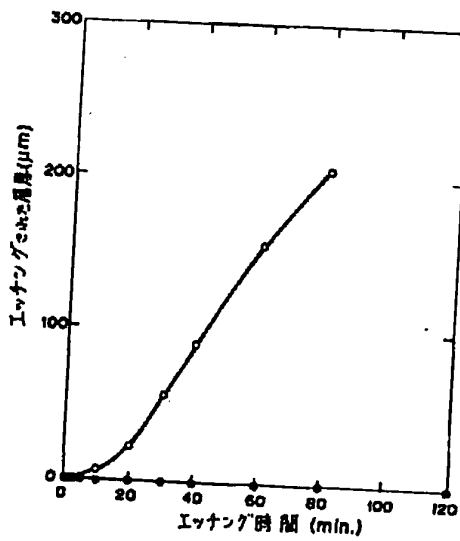
【図2】



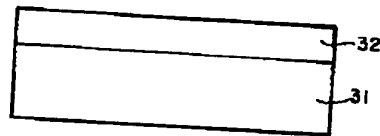
【図3】



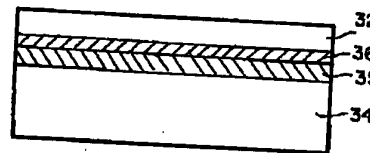
【図4】



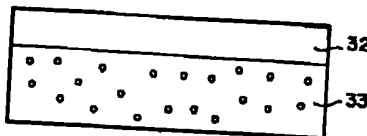
【図5】



【図8】



【図6】



【図7】

